

504P0660W000

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-118474

(P 2 0 0 2 - 1 1 8 4 7 4 A)

(43) 公開日 平成14年4月19日 (2002. 4. 19)

(51) Int. Cl. ⁷	識別記号	F I	テマコード (参考)
H03M 13/41		H03M 13/41	5B001
G06F 11/10	330	G06F 11/10	330 P 5J065
H03M 13/19		H03M 13/19	

審査請求 未請求 請求項の数11 O L 外国語出願 (全81頁)

(21) 出願番号 特願2000-311095 (P 2000-311095)

(22) 出願日 平成12年10月11日 (2000. 10. 11)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 ロバート モレロスーザラゴザ

東京都品川区東五反田3丁目14番13号 株式会社ソニーコンピュータサイエンス研究所内

(74) 代理人 100094983

弁理士 北澤 一浩 (外2名)

F ターム (参考) 5B001 AA01 AA04 AA08 AA10 AB02

AD06 AE02

5J065 AA01 AB01 AD10 AE06 AG05

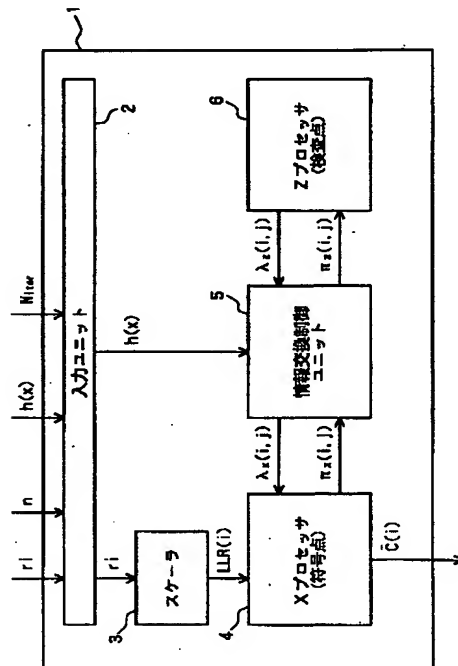
AH02 AH04

(54) 【発明の名称】 2元巡回符号を反復型復号するための復号器

(57) 【要約】 (修正有)

【課題】 異なる巡回符号ファミリを復号可能とする。

【解決手段】 ビリーフプロパゲーションに基づく巡回符号の軟判定反復復号を行う復号器は、情報交換制御ユニットと、Xプロセッサと、Zプロセッサとを有している。情報交換制御ユニットは、符号のパリティ検査多項式のn回の巡回シフトの各々において、Xプロセッサによって非ゼロ要素に対して計算された π_x -メトリックを取り込み、これをZプロセッサへ分配する。情報交換制御ユニットは符号のパリティ検査多項式のn回の逆順での巡回シフトの各々において、Zプロセッサによって非ゼロ要素に対して計算された λ_z -メトリックを取り込み、これらを、Xプロセッサへ分配する。グラフによって表される。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 i を $0 \leq i \leq n-1$ として、データストリームのノイズを含む受信値 $r(i)$ のベクトル入力と、該符号語の符号長 n と、 J 個の非ゼロ係数を有し該巡回符号に対応するパリティ検査多項式 $h(x)$ とを受けとる入力手段と、

ノイズを含む各該受信値 $r(i)$ と定数との積を求め、各積を対数ゆう度比 $L L R(i)$ として出力するスケラと、

j を $0 \leq j \leq J-1$ として、各組が J 個の $\pi z(i, j)$ メトリックからなる n 組の $\pi z(i, j)$ メトリックを受けとり、該 $\pi z(i, j)$ メトリックに基づいて、各組が J 個の $\lambda z(i, j)$ メトリックからなる n 組の $\lambda z(i, j)$ メトリックを計算するための Z プロセッサと、

各組が J 個の $\lambda x(i, j)$ メトリックからなる n 組の $\lambda x(i, j)$ メトリックを受けとり、該 $\lambda x(i, j)$ メトリックと該対数ゆう度比 $L L R(i)$ とに基づき、 n 個の事後値 $q(i)$ を計算し、該 $\lambda x(i, j)$ メトリックと該事後値 $q(i)$ とに基づき、各組が J 個の $\pi x(i, j)$ メトリックからなる n 組の $\pi x(i, j)$ メトリックを計算し、該事後値 $q(i)$ に基づき n 個の推定符号ビット

$$\hat{c}_i$$

を決定するための X プロセッサと、

該パリティ検査多項式 $h(x)$ の巡回シフトに基づき該 $\pi x(i, j)$ メトリックを分配して $\pi z(i, j)$ メトリックを生成し、該パリティ検査多項式 $h(x)$ の逆順での巡回シフトに基づき該 $\lambda z(i, j)$ メトリックを分配して $\lambda x(i, j)$ メトリックを生成するための情報交換制御手段とを有することを特徴とする、巡回符号に基づき順次複数の符号語に符号化されノイズの発生している通信路を介して送信されてきたデータストリームを推定ビットへ復号するための復号器。

【請求項2】 前記 X プロセッサの出力と前記 Z プロセッサの入力とに接続された π RAM と、該 Z プロセッサ

$$S = (-1)^{\delta} \sum_{j=0}^{J-1} F_0(\pi_z(i, j)),$$

$$\delta = (-1)^{\sum_{j=0}^{J-1} \text{sgn}(\pi_z(i, j))},$$

及び、

$$\lambda_z(i, j) = (-1)^{\text{sgn}(\pi_z(i, j))} (S - F_0(\pi_z(i, j)))$$

に基づき該 $\lambda z(i, j)$ メトリックを演算することを特徴とする請求項1記載の復号器。

【請求項5】 該 Z プロセッサは、以下に示される関数

の出力と該 X プロセッサの入力とに接続された λ RAM とを、更に有し、

前記情報交換制御手段が、前記入力された符号長 n 及びパリティ検査多項式 $h(x)$ に基づき該 π RAM を J 列 n 行のアレイに組織化し、該パリティ検査多項式 h

(x) の巡回シフトに基づき前記 $\pi x(i, j)$ メトリックを該 X プロセッサから該 π RAM へ分配し、該 π RAM の各列中の J 個の $\pi x(i, j)$ メトリックを、 n 組の $\pi z(i, j)$ メトリックの内の1つとして、該 Z プロセッサへ転送し、

該情報交換制御手段は、また、入力された該符号長 n 及び該パリティ検査多項式 $h(x)$ に基づき該 λ RAM を n 行 J 列のアレイに組織化し、該パリティ検査多項式 $h(x)$ の逆順での巡回シフトに基づき該 $\lambda z(i, j)$ メトリックを該 Z プロセッサから該 λ RAM へ分配し、該 λ RAM の各列内の J 個の $\lambda z(i, j)$ メトリックを、 n 組の $\lambda x(i, j)$ メトリックの内の1つとして、該 X プロセッサへ転送することを特徴とする請求項1記載の復号器。

【請求項3】 該 Z プロセッサと該 X プロセッサと該情報交換制御手段とを互いに接続するバスを更に有し、該 Z プロセッサは、個別のアドレスにて該バスに接続された n 個の Z_i プロセッサを有し、

該 X プロセッサは、個別のアドレスにて該バスに接続された n 個の X_i プロセッサを有し、

該情報交換制御手段は、該バスを介して、該 X_i プロセッサからの該 $\pi x(i, j)$ メトリックを、該パリティ検査多項式 $h(x)$ の該巡回シフトに基づき決定される Z_i プロセッサへ $\pi z(i, j)$ メトリックとして転送し、該 Z_i プロセッサからの該 $\lambda z(i, j)$ メトリックを、該パリティ検査多項式 $h(x)$ の該逆順での巡回シフトに基づき決定される X_i プロセッサへ $\lambda x(i, j)$ メトリックとして転送するためのアドレス計算手段を備えていることを特徴とする請求項1記載の復号器。

【請求項4】 該 Z プロセッサは、

$$F_0(x) \text{ を、関数 } F(x) = \log[(e^x + 1)/(e^x - 1)] \text{ の量子化バージョンとして、}$$

$$F(x) = \log[(e^x + 1)/(e^x - 1)] \text{ の量子化バージョン}$$

$$F_0(x) = \begin{cases} 5.00, & 0 \leq x \leq 0.10; \\ 2.25, & 0.10 \leq x \leq 0.35; \\ 1.50, & 0.35 \leq x \leq 0.60; \\ 1.00, & 0.60 \leq x \leq 0.90; \\ 0.75, & 0.90 \leq x \leq 1.20; \\ 0.50, & 1.20 \leq x \leq 1.60; \\ 0.30, & 1.60 \leq x \leq 2.30 \\ 0.10, & 2.30 \leq x \end{cases}$$

を用いて該 $\lambda_z(i, j)$ メトリックを演算することを特徴とする請求項2記載の復号器。

【請求項6】 該Xプロセッサは、

$$q(i) = \sum_{j=0}^{J-1} \lambda_x(i, j) + LLR(i)$$

に基づき該事後値 $q(i)$ を計算し、 $\pi_x(i, j) = q(i) - \lambda_x(i, j)$ に基づき該 $\pi_x(i, j)$ メトリックを計算し、

$$\hat{c}_i = \text{sgn}(q(i))$$

に基づき n 個の該推定符号ビットを決定することを特徴とする請求項1記載の復号器。

【請求項7】 該スケーラが用いる定数は、 $4/\text{ノイズ}$ 20 通信路スペクトル密度 N 。と等しいことを特徴とする請求項1記載の復号器。

【請求項8】 該入力手段は、更に、反復の固定した回数の入力を受けとり、該Xプロセッサは、該固定した回数の反復の後に、該 n 個の推定符号ビット

$$\hat{c}_i$$

を決定することを特徴とする請求項1記載の復号器。

【請求項9】 該情報交換制御手段は、該パリティ検査多項式 $h(x)$ に $x^0 \sim x^{n-1}$ を順々に掛けることにより該パリティ検査多項式 $h(x)$ の該巡回シフトを行 30 ない、該パリティ検査多項式 $h(x)$ の相反多項式(reciprocal) $h^{-1}(x) (x^n h(x^{-1}))$ に $x^0 \sim x^{n-1}$ を順々に掛けることにより該パリティ検査多項式 $h(x)$ の該逆順での巡回シフトを行なうことを特徴とする請求項1記載の復号器。

【請求項10】 該Xプロセッサは、第1回目の反復において、該事後値 $q(i)$ に対して予備的に硬判定を行ない、高信頼性位置についての硬判定値を生成し、該情報交換制御手段は、該 $\pi_x(i, j)$ メトリックと該 $\lambda_z(i, j)$ メトリックとを分配するときに該硬判定を 40 用いることを特徴とする請求項1記載の復号器。

【請求項11】 該Zプロセッサは事後値 $q(i)$ がしきい値 T を越えているか否かに基づき、該予備的な硬判定を行なうことを特徴とする請求項10記載の復号器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、2元巡回符号を反復型復号するための復号器に関する。

【0002】

【従来の技術】 巡回符号は、符号化を組織的に行なえ、 50

且つ、符号化を帰還接続を有するシフトレジスタを用いて簡単に実施化できるという点で魅力的である。

【0003】 反復型軟判定復号器は、デジタル受信機内の整合フィルターの出力値を用いる。この点で、整合フィルターの出力値の符号(sign)に基づくビットを用いる硬判定復号器とは異なっている。軟判定復号器の性能は、硬判定復号器に比べ、ビットにおける信号対雑音比で約2dB程度優れている。2元巡回符号用の軟判定復号器は、ビタビ・アルゴリズムを、トレリスに適用して用いる。

【0004】

【発明が解決しようとする課題】 互いに異なる多数の2元巡回符号を復号するための単一の軟判定復号器を作成することが考えられる。しかし、このような復号器には、各巡回符号に対して異なるトレリス構造が必要である。相異なるトレリスは、それぞれ、サイズ、即ち、状態の数や枝の数が異なり、又、異なる構造を有している。したがって、大容量のメモリや大がかりなハードウェアが必要となる。

【0005】 単一の復号器構成にて、特定のファミリー(family)の2元巡回符号のみならずより多くのファミリーの符号をも復号することができれば望ましい。

【0006】 本発明者は、2元 (n, k) 巡回符号をビリーフプロパゲーション(belief propagation)に基づき反復復号しても、良い結果が得られないことを発見した。このようになるのは、2元 (n, k) 巡回符号の $(n-k)$ 行 n 列のパリティ検査行列が、非常に低いハミング重みを有する列、即ち、非ゼロ要素を1つしか有しないような列を有しているためであると考えられる。

【0007】 また、簡単な構成にて良い結果が得られるように2元巡回符号をビリーフプロパゲーション(belief propagation)に基づく反復型復号を用いて復号することができる復号器を作成することが望ましい。

【0008】 そこで、本発明は、多くの異なる巡回符号のファミリーを復号可能な復号器を提供することを目的とする。

【0009】 また、本発明は、ビリーフプロパゲーション(belief propagation)に基づく反復型復号を用いて

2元巡回符号を復号し良好な結果を得ることができる復号器を作成することを目的とする。

【0010】本発明による復号器は、ノイズが発生している通信路からのデータストリームを、推定ビット (estimated bits) へ復号するためのものである。なお、このデータストリームは、ノイズの発生している通信路を介して送信される前に、符号器によって、巡回符号に従い複数の符号語へと順次符号化されたものである。

【0011】

【課題を解決するための手段】上記目的を達成するため10に、本発明の復号器は、入力手段、スケーラ、Zプロセッサ、Xプロセッサ、及び、情報交換制御手段を有している。

【0012】入力手段は、 i を $0 \leq i \leq n-1$ として、データストリームのノイズを含む受信値 $r(i)$ のベクトル入力と、該符号語の符号長 n と、該巡回符号に対応するパリティ検査多項式 $h(x)$ とを受けとる。該パリティ検査多項式 $h(x)$ は、 J 個の非ゼロ係数を有している。

【0013】スケーラは、ノイズを含む各受信値 $r(i)$ と定数との積を求め、各積を対数ゆ度比 $L L R(i)$ として出力する。20

【0014】Zプロセッサは、 j を $0 \leq j \leq J-1$ として、各組が J 個の $\pi z(i, j)$ メトリックからなる n 組の $\pi z(i, j)$ メトリックを受けとる。Zプロセッサは、該 $\pi z(i, j)$ メトリックに基づいて、各組が J 個の $\lambda z(i, j)$ メトリックからなる n 組の $\lambda z(i, j)$ メトリックを計算する。

【0015】Xプロセッサは、各組が J 個の $\lambda x(i, j)$ メトリックからなる n 組の $\lambda x(i, j)$ メトリックを受けとる。Xプロセッサは、該 $\lambda x(i, j)$ メトリックと該対数ゆ度比 $L L R(i)$ とに基づき、 n 個の事後値 $q(i)$ を計算する。Xプロセッサは、該 $\lambda x(i, j)$ メトリックと該事後値 $q(i)$ とに基づき、各組が J 個の $\pi x(i, j)$ メトリックからなる n 組の $\pi x(i, j)$ メトリックを計算する。Xプロセッサは、該事後値 $q(i)$ に基づき n 個の推定符号ビット

\hat{c}_1

を決定する。

【0016】情報交換制御手段は、該パリティ検査多項式 $h(x)$ の巡回シフトに基づき該 $\pi x(i, j)$ メトリックを分配して、 $\pi z(i, j)$ メトリックを生成する。情報交換制御手段は、該パリティ検査多項式 $h(x)$ の逆順での巡回シフトに基づき該 $\lambda z(i, j)$ メトリックを分配して、 $\lambda x(i, j)$ メトリックを生成する。40

【0017】この構成によれば、多くの異なる巡回符号のファミリーに基づく巡回符号を、同一の簡単な構成を用いて反復軟判定復号することができる。2元巡回符号は、ビリーフプロパゲーション (belief propagation) 50

に基づき反復的に復号され、良好な結果が得られる。

【0018】復号器は、更に、 π RAMと λ RAMとを有していることが望ましい。 π RAMは、Xプロセッサの出力とZプロセッサの入力とに接続されている。 λ RAMは、Zプロセッサの出力とXプロセッサの入力とに接続されている。

【0019】情報交換制御手段は、入力された前記符号長 n 及び入力されたパリティ検査多項式 $h(x)$ に基づき、該 π RAMを J 列 n 行のアレイに組織化する。情報交換制御手段は、該パリティ検査多項式 $h(x)$ の巡回シフトに基づき前記 $\pi x(i, j)$ メトリックを該Xプロセッサから該 π RAMへ分配し、該 π RAMの各列中の J 個の $\pi x(i, j)$ メトリックを、 n 組の $\pi z(i, j)$ メトリックの内の1つとして、該Zプロセッサへ転送する。

【0020】情報交換制御手段は、また、入力された該符号長 n 及び入力された該パリティ検査多項式 $h(x)$ に基づき該 λ RAMを n 行 J 列のアレイに組織化する。情報交換制御手段は、該パリティ検査多項式 $h(x)$ の逆順での巡回シフトに基づき該 $\lambda z(i, j)$ メトリックを該Zプロセッサから該 λ RAMへ分配し、該 λ RAMの各列内の J 個の $\lambda z(i, j)$ メトリックを、 n 組の $\lambda x(i, j)$ メトリックの内の1つとして、該Xプロセッサへ転送する。

【0021】この構成によれば、本発明による復号器を、最小限のハードウェアによりシリアルな構成として実現することができる。

【0022】もしくは、復号器は、ZプロセッサとXプロセッサと情報交換制御手段とを互いに接続するバスを更に有していることが望ましい。この場合、該Zプロセッサは、個別のアドレスにて該バスに接続された n 個のZプロセッサを有し、該Xプロセッサは、個別のアドレスにて該バスに接続された n 個のXプロセッサを有している。該情報交換制御手段は、該バスを介して、該Xプロセッサからの該 $\pi x(i, j)$ メトリックを、該パリティ検査多項式 $h(x)$ の該巡回シフトに基づき決定されるZプロセッサへ $\pi z(i, j)$ メトリックとして転送し、該Zプロセッサからの該 $\lambda z(i, j)$ メトリックを、該パリティ検査多項式 $h(x)$ の逆順での該巡回シフトに基づき決定されるXプロセッサへ $\lambda x(i, j)$ メトリックとして転送するためのアドレス計算手段を有している。

【0023】この構成によれば、本発明による復号器を、処理の速いパラレルな構成として実現できる。

【0024】Zプロセッサは、

$$S = (-1)^{\delta} \sum_{j=0}^{J-1} F_0(\pi_z(i, j)),$$

$$\delta = (-1)^{\sum_{j=0}^{J-1} \text{sgn}(\pi_z(i, j))},$$

及び、 $F_0(x)$ を、関数 $F(x) = \log[(e^x + 1)/(e^x - 1)]$ の量子化バージョンとして、

$$\lambda_z(i, j) = (-1)^{\text{sgn}(\pi_x(i, j))} (S - F_0(\pi_x(i, j)))$$

に基づき該 $\lambda_z(i, j)$ メトリックを演算することが望ましい。

【0025】この構成によれば、 $\lambda_z(i, j)$ メトリックを信頼性よく計算することができる。この場合、Zプロセッサは、以下に示される関数 $F(x) = \log[(e^x + 1)/(e^x - 1)]$ の量子化バージョン

$$F_0(x) = \begin{cases} 5.00, & 0 \leq x \leq 0.10; \\ 2.25, & 0.10 \leq x \leq 0.35; \\ 1.50, & 0.35 \leq x \leq 0.60; \\ 1.00, & 0.60 \leq x \leq 0.90; \\ 0.75, & 0.90 \leq x \leq 1.20; \\ 0.50, & 1.20 \leq x \leq 1.60; \\ 0.30, & 1.60 \leq x \leq 2.30; \\ 0.10, & 2.30 \leq x. \end{cases}$$

$$\hat{c}_i = \text{sgn}(q(i))$$

に基づきn個の該推定符号ビットを決定することが好ましい。この構成によれば、事後値 $q(i)$ を、信頼性よく計算することができる。

【0027】該スケアラが用いる定数は4/ノイズ通信路スペクトル密度N。と等しいことが望ましい。この構成によれば、“0”又は“1”である確率が1又は0に近くなりすぎてしまうオーバーフローが発生するのを高い信頼性で抑えることができる。

【0028】該入力手段は、更に、反復の固定した回数を入力を受けとることが望ましい。この場合には、該Xプロセッサは、該固定した回数の反復の後に、該n個の推定符号ビット

$$\hat{c}_i$$

を決定する。この構成によれば、復号の遅延量は固定される。この結果、データをその送り先に送るときにバッファが必要とならなくなるため、ハードウェア構成を簡単化することができる。

【0029】該情報交換制御手段は、該パリティ検査多項式 $h(x)$ に $x^0 \sim x^{n-1}$ を順々に掛けることにより該パリティ検査多項式 $h(x)$ の該巡回シフトを行ない、該パリティ検査多項式 $h(x)$ の相反多項式(reciprocal) $h^{-1}(x) (x^n h(x^{-1}))$ に $x^0 \sim x^{n-1}$ を順々に掛けることにより該パリティ検査多項式 $h(x)$ の該逆順での巡回シフトを行なうことが好ましい。この構成によれば、パリティ検査行列全体を格納する必要がなく、入力しなければならないのはパリティ検査多項式と符号長だけになる。

【0030】また、該Xプロセッサは、第1回目の反復において、該事後値 $q(i)$ に対して予備的に硬判定を行ない、高信頼性位置についての硬判定値を生成することが好ましい。この場合には、該情報交換制御手段は、該 $\pi_x(i, j)$ メトリックと該 $\lambda_z(i, j)$ メトリックとを分配するときに該硬判定を用いる。この構成に

を用いて該 $\lambda_z(i, j)$ メトリックを演算することが好ましい。量子化されていない場合とほとんど同一の結果が得られ、しかも、演算がずっと簡単になるからである。

【0026】該Xプロセッサは、

$$q(i) = \sum_{j=0}^{J-1} \lambda_z(i, j) + \text{LLR}(i)$$

に基づき該事後値 $q(i)$ を計算し、 $\pi_x(i, j) = q(i) - \lambda_x(i, j)$ に基づき該 $\pi_x(i, j)$ メトリックを計算し、

より、復号エラーを特に増加させることなく、復号をより容易に行うことができる。この場合、該Zプロセッサは事後値 $q(i)$ がしきい値Tを越えているか否かに基づき、該予備的な硬判定を行なうことが好ましい。簡単な構成にて、高信頼性位置を特定することができるからである。

【0031】上述した本発明の目的、特徴、及び、効果を、以下の実施の形態の記載により、添付の図面を参照しながら、明確に説明する。

【0032】

【発明の実施の形態】本発明の実施の形態による復号器について、添付の図面に基づき説明する。

【0033】図1は本発明の実施の形態による復号器1の機能的構成を示すブロック図である。復号器1は、入力ユニット2、スケアラ(scaler)3、Xプロセッサ4、情報交換制御ユニット5、及びZプロセッサ6を有している。

【0034】復号器1は、ノイズの発生しているチャンネルを介して送信されてきたデータストリームの2元送信を、n個の推定ビット(estimated bits)

$$\hat{c}_i$$

へ復号するためのものである。本実施の形態では、1シンボル当たりエネルギー E_s を伴う2元送信(すなわち、“0”や“1”が、それぞれ

$$+\sqrt{E_s} \text{ と } -\sqrt{E_s}$$

として送信される)が、片側スペクトル密度(one-side spectral density) N。を伴う加法的白色ガウスノイズ(AWGN)通信路上で行なわれていると仮定する。

【0035】データストリームは、ノイズが生ずる通信路を介して送信される前に、符号器により従来の符号化方法にて2元巡回(n, k)符号Cに基づき複数の符号

語へと順次符号化される。ここで、符号器がデータストリームを巡回 (n, k) 符号Cにより符号化する処理について、簡単に説明する。

【0036】巡回 (n, k) 符号Cは、符号長がnで、メッセージ (情報系列) 長がkである。巡回符号Cは、生成多項式 $g(x)$ とパリティ検査多項式 $h(x) =$

$$H = \begin{pmatrix} h_0 & h_1 & \cdots & h_k & 0 & 0 & \cdots & 0 \\ 0 & h_0 & h_1 & h_2 & \cdots & h_k & 0 & \cdots & 0 \\ 0 & 0 & h_0 & h_1 & h_2 & \cdots & h_k & \cdots & 0 \\ 0 & 0 & 0 & \ddots & 0 & \ddots & \ddots & \ddots & \vdots \\ 0 & 0 & 0 & 0 & 0 & \cdots & \cdots & \cdots & h_k \end{pmatrix} \quad (1)$$

【0038】等式 (1) のパリティ検査行列Hの各行には、j 個の非ゼロ要素が含まれている。等式 (1) のパリティ検査行列Hのj 番目の行内の要素は、巡回シフト $x^j h(x) \bmod (x^n - 1)$ の係数である (ここで、 $j = 0, 1, \dots, n-k-1$ である)。

【0039】符号器は、以下のように、データストリームを組織的に符号化する。符号化されるメッセージシンボルは、次数が (k-1) の情報多項式 $m(x) = m_0 + m_1 x + \dots + m_{k-1} x^{k-1}$ の係数

$$m_\ell \in GF(q)$$

である (ここで、

$$\ell = 0, 1, \dots, k-1$$

である)。巡回符号Cの符号多項式 $c(x)$ は、情報多項式 $m(x)$ に対応している。

【0040】まず、第1のステップでは、複数の符号シ

$$C_\ell = \sum_{j=0}^{k-1} C_j \otimes H_j^{(\ell-k)}, \ell = k, k+1, \dots, n-1$$

【0042】ここで、加算は $GF(q)$ 上で行われ、

\otimes

は $GF(q)$ 上の乗算を意味し、

$$H_j^{(\ell-k)}$$

は、パリティ検査行列Hの

$$(\ell - k)$$

番目の行中のj 番目の要素 (entry) を意味している。

【0043】上述した巡回符号Cを用いた組織的な符号化の例では、符号化率 k/n は0.5以下であると仮定しており、したがって、符号化は、パリティ検査多項式 $h(x)$ を用いて再帰的に行われる。符号化率 k/n が0.5よりも大きい巡回 (n, k) 符号に対しては、符号化は、 $x^{n-k} m(x)$ を生成多項式 $g(x)$ で除算

$$H = \begin{pmatrix} 1 & 1 & 1 & 0 & 1 & 0 & 0 \\ 0 & 1 & 1 & 1 & 0 & 1 & 0 \\ 0 & 0 & 1 & 1 & 1 & 0 & 1 \end{pmatrix}$$

【0047】メッセージ

$$\bar{m} = (m_0, m_1, m_2, m_3)$$

$(x^n - 1) / g(x) = h_0 + h_1 x + \dots + h_k x^k$ とに関連付けられている。パリティ検査多項式 $h(x)$ は、次の等式で示されるパリティ検査行列Hで表される。

【0037】

ンボル

$$c_\ell$$

が複数の係数

$$m_\ell$$

と同一とされる (ここで、

$$\ell = 0, 1, \dots, k-1)。$$

符号は巡回構造を有しているため、後続のステップでは、以下のパリティ検査の関係により、(n-k) 冗長シンボル

$$c_\ell$$

が再帰的に得られる (ここで、

$$\ell = k, k+1, \dots, n-1$$

とする)。

【0041】

することにより、より効率的に行われる。

【0044】パリティ検査多項式 $h(x)$ を用いて再帰的に行う場合でも、生成多項式 $g(x)$ での除算によって行う場合でも、いずれの場合も、符号多項式の係数は組織的となり、最初のk 番目までの係数はメッセージシンボル、残りのn-k 個の係数は冗長シンボルとなる。

【0045】例として、 $h(x) = 1 + x + x^2 + x^4$ というパリティ検査多項式と以下の等式で示されるパリティ検査行列Hとを備えた2元巡回 (7, 4) ハミング符号について考える。

【0046】

$$(2)$$

を符号語

$$\bar{c} = (c_0, c_1, \dots, c_6)$$

として符号化する際、まず、

$$c_\ell = m_\ell \quad (\ell = 0, 1, 2, 3)$$

とし、次に、冗長位置を以下のように求める。

【0048】

$$\begin{aligned} c_4 &= c_0 \oplus c_1 \oplus c_2 \\ c_5 &= c_1 \oplus c_2 \oplus c_3 \\ c_6 &= c_2 \oplus c_3 \oplus c_4 \end{aligned}$$

【0049】この符号化の過程に関しては、符号器は、従来の2元巡回符号の符号化のための符号器と同一である。しかし、本実施の形態によれば、この符号器を有する送信機は、さらに、2元巡回(n, k)符号Cに関する情報を、例えばヘッダー中に含めて、送信する。例えば、符号と関連付けられているパリティ検査多項式h(x)や、符号長、パリティ検査多項式中の係数の位置を、そして、さらに、パリティ検査多項式のハミング重みJをも任意に、例えばヘッダー中に含めて、送信する。

【0050】復号器1の入力ユニット2は、このように符号化されたデータストリームを、ノイズの発生している通信路の影響を受けノイズが混じった受信(軟)シンボル値r(i) (0 ≤ i ≤ n-1)のベクトルとして、受信する。又、入力ユニット2には、符号語の符号長nや2元巡回符号Cのパリティ検査多項式h(x)の係数位置といったパラメータも入力される。入力パラメータの総数は、整数でJ+2、もしくは、約(J+2)log₂nビットである。パリティ検査多項式h(x)はハミング重みJを有しているため、この値Jが任意に入力されるようにしてもいい。入力ユニット2には、反復回数N₁...を示す固定値も入力されるようにしてもよく、このN₁...が反復の行われる回数を設定する。

【0051】入力ユニット2は、受取った値r(i) (i ∈ {0, 1, ..., n-1})をスケーラ(scaler)3へ送出し、パリティ検査多項式h(x)を情報交換制御ユニット5へ送出する。又、図1には示されていないが、入力ユニット2は符号長n及び反復回数固定値N₁...を、スケーラ3、Xプロセッサ4、情報交換制御ユニット5、及び、Zプロセッサ6に送出する。

【0052】スケーラ3は、入力ユニット2からノイズの混じった受信値r(i)と符号長nを受取り、i ∈ {0, 1, ..., n-1}について、ノイズの混じった各受信値r(i)に、ノイズ分散N₀/2 (= σ²)に反比例する定数4/N₀ (= 2/σ²)を掛ける。スケーラ3は、得られた積を、対応する各受信シンボルr

(i)のゆう度比(likelihood ratio)の対数(logarithm)、即ち、対数ゆう度比(log-likelihood ratio)LLR(i)として算出し出力する。このスケーラ3の動作は、次式で表される。

【0053】

$$LLR(i) = r_i * \frac{4}{N_0}$$

10

【0054】Xプロセッサ4は、スケーラ3からのLLR(i)と、情報交換制御ユニット5からのλ₁-メトリックとに基づき、π₁-メトリックを算出する。Zプロセッサ6は、情報交換制御ユニット5からのπ₁-メトリックに基づき、λ₁-メトリックを算出する。情報交換制御ユニット5は、入力ユニット2から受取ったパリティ検査多項式h(x)と符号長nとに基づき、Xプロセッサ4からのπ₁-メトリックをπ₂-メトリックとしてZプロセッサ6へと分配し、Zプロセッサ6からのλ₁-メトリックをλ₂-メトリックとしてXプロセッサ4へと分配する。

20

【0055】情報交換制御ユニット5におけるメトリックの交換方法は、巡回符号Cの拡張パリティ検査行列H₁とこれに関連づけられたターナー(Tanner)グラフとで表すことにより、容易に理解することができる。情報交換制御ユニット5の動作を示すパリティ検査行列は、巡回(n, k)符号Cのパリティ検査行列Hをk行拡張しn行n列の行列をGF(q)上に作ることによって作成される。この行列を、以下、拡張パリティ検査行列H₂という。

【0056】例として、2元巡回(7, 4)ハミング符号の拡張パリティ検査行列H₂を、以下の等式で示す。

【0057】

$$H_2 = \begin{pmatrix} 1 & 1 & 1 & 0 & 1 & 0 & 0 \\ 0 & 1 & 1 & 1 & 0 & 1 & 0 \\ 0 & 0 & 1 & 1 & 1 & 0 & 1 \\ 1 & 0 & 0 & 1 & 1 & 1 & 0 \\ 0 & 1 & 0 & 0 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 & 0 & 1 & 1 \\ 1 & 1 & 0 & 1 & 0 & 0 & 1 \end{pmatrix} \quad (3)$$

30

40

50

【0058】一見して分かるように、加えられた各行の要素は、パリティ検査多項式の以下の巡回シフト: x^{n-k}h(x)、x^{n-k+1}h(x)、...、xⁿ⁻¹h(x)の係数である。拡張パリティ検査行列H₂のn個の行は、h(x) modulo (xⁿ-1)という全n個の巡回シフトの係数を要素として含んでいる。換言すれば、拡張パリティ検査行列H₂の行は、iを1つの符号語における個々の位置を表すものとする、連続する巡回シフトxⁱh(x)によって生成される。

【0059】複数のターナーグラフ及びそれらとパリティ検査行列との関連については、よく知られており、米国特許第4,295,218号に詳述されているので、併せて参照されたい。ターナーグラフは、符号語の複数の位置を示す複数の符号点(code nodes)からなる1組の符号点と、複数のパリティ検査等式を示す複数の検査点(check nodes)からなる1組の検査点とを備えた二

部グラフである。複数の符号点は、同一のバリティ検査等式に係わっている場合にのみ、同一の検査点に接続される。符号点と検査点との間の接続は、符号のバリティ検査行列内の非ゼロ要素の位置によって決定される。例えば、図2に、2元巡回(7, 4)符号のターナーグラフが示されている。符号点 $X_0 \sim X_6$ と検査点 $Z_0 \sim Z_3$ との間の接続は、等式(2)で示されるバリティ検査行列H内の非ゼロ(即ち、1)の係数の位置によって決定される。

【0060】拡張バリティ検査行列H。に関連付けられたターナーグラフを、図3(a)、3(b)、及び、図4を参照して説明する。巡回符号($0 \leq m \leq n$)の拡張バリティ検査行列H。に関連付けられたターナーグラフにおいて、図3(a)は、1つの一般的な検査点とその複数の親(parent)符号点とが接続されている様子を示しており、図3(b)は、1つの一般的な符号点とその複数の子(children)検査点とが接続されている様子を示している。ここで、添え字をmodulonとする。図4に、2元巡回(7, 4)ハミング符号に対する等式(3)の拡張バリティ行列H。に関連付けられたターナーグラフを示す。

$$0 \leq \ell < n \text{ に対し、 } z_{j+\ell} \rightarrow \{x_{11+\ell}, x_{12+\ell}, \dots, x_{1w_1+\ell}\}$$

【0063】かかる各検査点(j)とその複数の親符号点との接続は、バリティ検査多項式 $x^j h(x)$ の非ゼロ係数によって特定される。換言すれば、全ての検査点から全ての符号点への接続は、バリティ検査多項式 $h(x)$ のn回の巡回シフトにおける非ゼロ係数によって特定される。

【0064】同様に、ある特定の符号点 x_i とその複数の子検査点

$$z_{j1}, z_{j2}, \dots, z_{jw_c}$$

$$0 \leq \ell < n \text{ に対し、 } x_{i+\ell} \rightarrow \{z_{j1+\ell}, z_{j2+\ell}, \dots, z_{jw_c+\ell}\}$$

【0066】これは、拡張バリティ検査行列H。の特別な特性、つまり、全ての要素がバリティ検査多項式 $h(x)$ の全ての、即ち、全n個の逆順での巡回シフトの係数である、という特別な特性を有していることによる。このため、任意の符号点(i)からその子検査点への接続は、バリティ検査多項式 $x^{i+n-1} h(x^{-1})$ の非ゼロ係数によって特定することができる。換言すれば、全ての符号点から全ての検査点への接続は、多項式 $x^{n-1} h(x^{-1})$ のn回の巡回シフトの非ゼロ係数によって特定することができる。

$$\ell: 0 \leq \ell \leq n-1$$

毎に、Xプロセッサ4が非ゼロ要素

$$x_{11+\ell}, x_{12+\ell}, \dots, x_{1w_1+\ell}$$

に対し計算した π_x メトリックを取込み、それらを、対応する検査点

【0061】拡張バリティ検査行列H。に関連付けられたターナーグラフでは、特定の1つの検査点 Z_j ($j = 0, 1, \dots, n-1$)とその複数の親符号点

$$x_{11}, x_{12}, \dots, x_{1w_1}$$

との間の接続は、

$$z_j \rightarrow \{x_{11}, x_{12}, \dots, x_{1w_1}\}$$

で示される。拡張バリティ検査行列H。が巡回構造をしていることより、添え字をmodulonとして、次の検査点

$$z_{j+\ell}$$

に対する接続が

$$z_{j+\ell} \rightarrow \{x_{11+\ell}, x_{12+\ell}, \dots, x_{1w_1+\ell}\},$$

で示されることが導かれる。結果として、図3(a)に示すように、各検査点

$$z_{j+\ell}$$

とその複数の親符号点との一般的な接続は、以下のように示される。

【0062】

との接続は、

$$x_i \rightarrow \{z_{j1}, z_{j2}, \dots, z_{jw_c}\}$$

で示される。図3(b)に示すように、任意の符号点

$$x_{i+\ell}$$

とその複数の子検査点との接続は、一般に以下のように示される。

【0065】

【0067】情報交換制御ユニット5は、 π_z -メトリック、 π_x -メトリック、 λ_z -メトリック、及び、 λ_x -メトリックを、Xプロセッサ4とZプロセッサ6との間で交換する。この交換は、拡張バリティ検査行列H。と関連付けられたターナーグラフの符号点と検査点との間で情報の交換を行うために説明される方法により行われる。ここで、Xプロセッサ4が複数の符号点として機能し、Zプロセッサ6が複数の検査点として機能する。即ち、情報交換制御ユニット5は、バリティ検査多項式 $h(x)$ のn回巡回シフトの各シフト

$$z_{j+\ell}$$

のための π_z メトリックとしてZプロセッサ6に分配する。情報交換制御ユニット5は、バリティ検査多項式 $h(x)$ の逆順でのn回巡回シフトの各シフト

15

$$\ell: 0 \leq \ell \leq n-1$$

毎に、Zプロセッサ6が非ゼロ要素

$$z_{j_1+\ell}, z_{j_2+\ell}, \dots, z_{j_{n-\ell}+\ell}$$

に対し計算した λ zメトリックを取込み、それらを、対応する符号点

$$x_{i+\ell}$$

のための λ xメトリックとしてXプロセッサ4に分配する。

【0068】情報交換制御ユニット5は、パリティ検査多項式 $h(x)$ に $x^0 \sim x^{n-1}$ のうちの1つを順次掛けていくことによって、パリティ検査多項式 $h(x)$ の n 回巡回シフトを決定し、パリティ検査多項式 $h(x)$ の相反多項式(reciprocal) $h^{-1}(x) (x^n h(x^{-1}))$ に $x^0 \sim x^{n-1}$ のうちの1つを順次掛けていくことによって、パリティ検査多項式 $h(x)$ の逆順での n 回巡回シフトを決定する。

【0069】既に着目したように、2元 (n, k) 巡回符号の $(n-k)$ 行 n 列パリティ検査行列は、ハミング重みが非常に小さい列、即ち、非ゼロ要素が1つだけしかない列を有している。例えば、等式(2)のパリティ検査行列 H の最初の列と最後の2つの列には、非ゼロ要素が1つしかない。これは、ビリーフプロパゲーション(belief propagation)に基づく反復型復号が、関連するターナーグラフでは動作しないことを意味している。

【0070】しかし、パリティ検査行列 H を k 行拡張することによって拡張パリティ検査行列 H_e を作ると、列のハミング重みが大きくなる。即ち、巡回符号 C の拡張パリティ検査行列 H_e は、各列についてハミング重み w_r を有し、各行についてハミング重み w_r を有しており、これらは、以下に示すパリティ検査多項式 $h(x)$ のハミング重み w_h に等しい。

【0071】 $w_h = | \{ i; h_i \neq 0, 0 \leq i \leq k \} |$ 、ここで、 $|S|$ =集合 S における要素の数である。例えば、巡回 $(7, 4)$ ハミング符号についての等式3の拡張パリティ検査行列 H_e では、ハミング重みは、 $w_r = w_c = w_h = 4$ となる。

【0072】このように列の重みが増えることは、符号のシンボルが、より多く、チェック等式中に取り込まれ、ビリーフプロパゲーション(belief propagation)に基づく反復型復号がより良好に動作することを意味する。

【0073】加えて、拡張パリティ検査行列 H_e 中の拡張された k 行は、最初の $n-k$ 上に対して線形に従属しており、符号の次元は同一のままである。即ち、パリティ検査行列の密度を増加させることなく、列のハミング重みが増加している。ここで、パリティ検査行列の密度とは、非ゼロ要素の数を要素の総数で割った値をいい、低密度のパリティ検査行列を備える符号に対してはビリーフプロパゲーション(belief propagation)に基づく反復型復号がよりよく動作することが知られている。こ

16

のように、密度を増加させることなく列の重みが増加するため、ビリーフプロパゲーション(belief propagation)に基づく反復型復号は、拡張パリティ検査行列 H_e に関連付けられたターナーグラフ上の方が、パリティ検査行列 H に関連付けられたTannerグラフ上よりも良好に動作することになる。

【0074】復号器1の動作についてより詳細に説明する。まず、情報交換制御ユニット5は、 $i \in \{0, 1, \dots, n-1\}$ 、 $j \in \{0, 1, \dots, J-1\}$ について、メトリック $\pi_x(i, j)$ を、スケラ3からのLLR (i) の値に初期化し、メトリック $\lambda_x(i, j)$ を0に初期化する。そして、 $i \in \{0, 1, \dots, n-1\}$ について、情報交換制御ユニット5は、情報交換の際転送先の点を決定するのに用いられることになるインデックスの組 $I_x(i)$ 、 $I_z(i)$ を、0に初期化する。

【0075】次に、情報交換制御ユニット5は、 $i \in \{0, 1, \dots, n-1\}$ について、以下の方法により、メトリックを伝搬してゆく。図1には示されていないが、情報交換ユニット5は、 π -メトリックを保持するための検査点メモリと λ -メトリックを保持するための符号点メモリとを有している。

【0076】X(符号点)からZ(検査点)への伝搬に対しては、情報交換制御ユニット5は、 $j \in \{0, 1, \dots, J-1\}$ に対し、検査点メモリ内に、 π -メトリックを、 $\pi_x(Px(i, j), I_x(Px(i, j))) = \pi_x(i, j)$ 、 $I_x(Px(i, j)) = I_x(Px(i, j)) + 1$ となるように、格納する。ここで、 $Px(i, j)$ は、符号点 x_i から検査点 $Px(i, j)$ へのリンクを表す整数である。

【0077】 $Px(i, j)$ は、パリティ検査多項式 $h(x)$ の(右側への) i 番目の巡回シフトを表している。 j の値は、パリティ検査多項式の非ゼロ係数を示すインデックスとして機能し、したがって、1つの符号点 i と1つの検査点との間の接続を決定する。各符号点は J 個の検査点に接続されており、したがって、 j の値は0から $J-1$ までの範囲の値を採る。拡張パリティ検査行列 H_e で考えれば、等価的に、 i は行を示すインデックスであり、 j はその行における j 番目の非ゼロ要素を示すインデックスである。各符号点 i に対して、 $Px(i, j)$ の値は0から $n-1$ までの範囲を採り、 $Px(i, j)$ の値は検査点を示すのに用いられる。

【0078】Z(検査点)からY(符号点)への伝搬においては、情報交換制御ユニット5は、 $j \in \{0, 1, \dots, J-1\}$ に対し、 λ -メトリックを、符号点メモリ内に、 $\lambda_x(Pz(i, j), I_z(Pz(i, j))) = \lambda_z(i, j)$ 、 $I_z(Pz(i, j)) = I_z(Pz(i, j)) + 1$ となるように、格納する。ここで、 $Pz(i, j)$ は、検査点 z_j から符号点 $Pz(i, j)$ へのリンクを表す整数であ

る。

【0079】 $P_z(i, j)$ の値は、 $P_x(i, j)$ の値と同様に定義される。すなわち、 $P_z(i, j)$ の値は、1つの検査点 i とこれに接続された J 個の符号点との接続を決定する役割を果たす。拡張パリティ検査行列 H_e で考えれば、 i は列のインデックスであり、 j は、 j 番目の非ゼロ要素のインデックスである。

【0080】 結果として、Zプロセッサ6は、 $0 \leq j \leq J-1$ について、各組に J 個のメトリック $\pi_z(i, j)$

(即ち、 $\pi_z(i, 0), \dots, \pi_z(i, J-1)$)

$$\lambda_z(i, j) = (-1)^{\delta \cdot \text{sgn}(\pi_z(i, j))} (S - F_0(|\pi_z(i, j)|)) \quad (4)$$

【0083】 ここで、 $x < 0$ のとき $\text{sgn}(x) = 1$ 、 $x \geq 0$ のとき $\text{sgn}(x) = 0$ であり、 $|x|$ は、 x

$$S = (-1)^{\delta} \sum_{j=0}^{J-1} F_0(|\pi_z(i, j)|), \quad (5)$$

$$\delta = (-1)^{\sum_{j=0}^{J-1} \text{sgn}(\pi_z(i, j))},$$

また、 $F_0(x)$ は、

$$\text{関数 } F(x) = \log[(e^x + 1) / (e^x - 1)]$$

の量子化バージョンである。

【0084】 ここで、復号器1は、Zプロセッサ6が以下に示される量子化バージョン $F_0(x)$ を用いてメトリック $\lambda_z(i, j)$ の計算を行うことにより、量子化を行わない場合と実用上同等のエラーパフォーマンスを達成することができ、しかも、処理がずっと簡単になる。図5は、関数 $F(x)$ を、量子化バージョン $F_0(x)$ と比較して示している。

【0085】

$$F_0(x) = \begin{cases} 5.00, & 0 \leq x \leq 0.10; \\ 2.25, & 0.10 \leq x \leq 0.35; \\ 1.50, & 0.35 \leq x \leq 0.60; \\ 1.00, & 0.60 \leq x \leq 0.90; \\ 0.75, & 0.90 \leq x \leq 1.20; \\ 0.50, & 1.20 \leq x \leq 1.60; \\ 0.30, & 1.60 \leq x \leq 2.30; \\ 0.10, & 2.30 \leq x \end{cases}$$

【0086】 Xプロセッサ4は、スケーラ3から複数の対数ゆう度比 $L L R(i)$ を受け取り、これらと、情報交換制御ユニット5からの $\lambda_x(i, j)$ メトリック

(ここで $\lambda_x(i, 0), \dots, \lambda_x(i, J-1)$)

とを用いて、各 $i \in \{0, 1, \dots, n-1\}$ について、メトリック $\pi_x(i, j)$

(ここで $\pi_x(i, 0), \dots, \pi_x(i, J-1)$)

を含む n 組のメトリック $\pi_z(i, j)$ を、情報交換制御ユニット5から受け取る。Zプロセッサ6は、このメトリック $\pi_z(i, j)$ に基づき、各組に J 個のメトリック $\lambda_z(i, j)$

(即ち、 $\lambda_z(i, 0), \dots, \lambda_z(i, J-1)$)

を含む n 組のメトリック $\lambda_z(i, j)$ を計算する。

【0081】 Zプロセッサ6は、以下の式に基づき、各 $i \in \{0, 1, \dots, n-1\}$ について、メトリック $\lambda_z(i, j)$ を演算する。

【0082】

の絶対値 (又は、大きさ) であり、

と n 個の推定符号ビット

\hat{c}_1

とを演算する。Xプロセッサは、入力ユニット2から受け取った固定値の回数だけ反復を行った後、 n 個の推定符号ビット

\hat{c}_1

を決定する。

【0087】 図6に示されるように、Xプロセッサ4は、事後値 (a-posteriori values) $q(i)$ 計算器10と、メトリック $\pi_x(i, j)$ 計算器11と、推定符号ビット

\hat{c}_1

決定器12とを有している。事後値 (a-posteriori values) $q(i)$ 計算器10は、各組に J 個のメトリック $\lambda_x(i, j)$ を含む n 組のメトリック $\lambda_x(i, j)$ を、情報交換制御ユニット5から受け取る。そして、符号シンボル (「軟出力」) の事後対数ゆう度比 (a-posteriori log-likelihood ratio) である、 n 個の事後値 (a-posteriori values) $q(i)$ を計算する。事後値 (a-posteriori values) $q(i)$ 計算器10は、メトリック $\lambda_x(i, j)$ 、及び、スケーラ3から送られてきた対数ゆう度比 (log-likelihood ratios) $L L R(i)$ に基づき、事後値 (a-posteriori values) $q(i)$ を、以下の式で、計算する。

【0088】

$$q(i) = \sum_{j=0}^{J-1} \lambda_x(i, j) + LLR(i)$$

(6)

【0089】 $\pi_x(i, j)$ メトリック計算器11は、メトリック $\lambda_x(i, j)$ 及び事後値 (a-posteriori values) $q(i)$ に基づき、各組にJ個のメトリック $\pi_x(i, j)$ を含むn組のメトリック $\pi_x(i, j)$ を

$$\pi_x(i, j) = q(i) - \lambda_x(i, j)$$

【0091】固定回数 N_{max} だけ、X、Yプロセッサ4、6はメトリックを計算し、情報交換制御ユニット5はこれらメトリックを分配する。反復の回数が固定されているため、復号遅延量は一定となる。このため、データを一定のレートで送り先 (又は、情報源復号器) に伝達する場合には、バッファが必要にならず、ハードウェアの実施化を容易にすることができる。もしくは、入力した固定値に依る代わりに、反復回数が最大値に達したときに反復を停止するようにしてもよい。しかしながら、この場合には、復号遅延量は可変となり、また、停止させるための何らかのルールが必要となる。

【0092】一旦、所定回数の反復が完了すると、推定

$$\hat{c}_i = \text{sgn}(q(i))$$

【0094】図7には、(7, 4) ハミング符号を4回の反復により復号したシミュレーション結果が示されている。ここでは、復号が復号器1のHeで示される方法によって行われた場合を、パリティ検査行列Hに関連付けられたターナグラフによって表される方法により行われた場合と比較して示されている。また、図7には、参考として、この符号の最ゆう復号 (MLD) によるビットエラーレートにおけるユニオンバウンド (union bound) (UB) も示されている。

【0095】図8～図10には、2元巡回符号を復号器1の方法により復号したコンピュータシミュレーション結果が示されている。これらすべての場合において、メトリックは、パリティ検査多項式の巡回シフト、及び、逆順での巡回シフトに基づき分配された。対数ゆう度比、及び、浮動小数点精度を用いたパールアルゴリズム (Pearl's algorithm) に基づく反復型復号を、Cプログラムによって実行した。

【0096】図8には、2元BCH(15, 11)符号のシミュレーション結果が示されており、図9には、2元BCH(15, 7, 5)符号のシミュレーション結果が示されており、図10には、2元BCH(15, 5, 7)符号のシミュレーション結果が示されている。参考として、符号の重み分布に基づく最ゆう復号 (MLD) によって得られたビットエラーレートにおけるユニオンバウンド (union bound) が、これらの符号に対して示されている。

【0097】図11には、2元(273, 191)差集合 (difference-set) (DS) 符号を反復型復号したシミュレーション結果が示されている。これは、「有限幾

計算する。特に、 $\pi_x(i, j)$ メトリック計算器11は、以下の式に基づき、メトリック $\pi_x(i, j)$ を計算する。

【0090】

(7)

符号ビット

$$\hat{c}_i$$

決定器12が、 $i \in \{0, 1, \dots, n-1\}$ について、事後値 (a-posteriori values) $q(i)$ 計算器10からの事後値 (a-posteriori values) $q(i)$ に基づき、n個の推定符号ビット

$$\hat{c}_i$$

を決定する。特に、推定符号ビット

$$\hat{c}_i$$

決定器12は、以下の式に基づき、LLRの符号 (sign) ビットとしてn個の推定符号ビットを決定する。

【0093】

(8)

何 (Finite Geometries) に基づく低密度パリティ検査符号: 再発見及び更なる発見」と題され、1999年11月にハワイのホノルルで行われたAEC-13会議において発表されたプレゼンテーションにおいて、Kouらによって導びき出された2元射影幾何 (projective geometry) (PG) 符号である。2元(273, 191) 差集合 (difference-set) (DS) 符号は、未知の重み分布を有しており、したがって、ユニオンバウンド (union bound) は図11にはプロットされていない。

【0098】図8から図11までに示される結果を比較すると、図10のBCH(15, 5, 7)符号についての反復動作は、非常にゆっくり収収していることが分かる。他の巡回符号まで広範囲にシミュレーションした結果、高いレートの符号については、反復型復号は最ゆう復号へと非常に速く、すなわち、少ない回数の反復で、収収するが、中程度から低いレートの符号については、反復型復号は多くの場合非常にゆっくりと収収することが分かった。

【0099】次に、本実施の形態によるビリーフプロパゲーション (belief propagation) に基づく反復型復号器1についての構成例を、図12乃至図18に基づき説明する。図12には、第1の実施例によるシリアル復号器10が示されている。復号器10は、スケラ30と、LLRバッファ35と、Xプロセッサ40と、バッファ45と、X-to-Z伝搬ユニット50Aと、Zプロセッサ60と、Z-to-X伝搬ユニット50Bとを有している。図13には、Xプロセッサ40の構成の詳細が示されており、図14には、Zプロセッサ60の構成の詳細が示されている。

【0100】X-t-o-Z伝搬ユニット50Aは、 π RAM制御器51及び π RAM52を有している。 π RAM制御器51はX-t-o-Zアドレス発生器51aを有している。本実施の形態では、X-t-o-Zアドレス発生器51aは、図15(a)に示されるような循環バッファである。

【0101】Z-t-o-X伝搬ユニット50Bは、 λ RAM制御器53及び λ RAM54を有している。 λ RAM制御器53はZ-t-o-Xアドレス発生器53aを有している。本実施の形態では、Z-t-o-Xアドレス発生器53aは、図15(b)に示されるような循環バッファである。

【0102】次に、シリアル復号器10の動作の一例を示す。この例では、復号器10は、ノイズの発生している通信路より、2元巡回(7, 4)ハミング符号により符号化されたデータストリーム、即ち、パリティ検査行列Hを用いて符号化されたデータストリームを受信する。従って、復号器10は、ノイズを含む受信値 $r_0 \dots r_6$ のベクトルを受信し、そして、符号長7とパリティ検査多項式 $h(x) = 1 + x + x^2 + x^4$ との入力も受けとる。ノイズを含む受信値 $r_0 \dots r_6$ はスケーラ30に入力され、パリティ検査多項式 $h(x) = 1 + x + x^2 + x^4$ は、X-t-o-Z伝搬ユニット50AとZ-t-o-X伝搬ユニット50Bとに入力される。符号長7は全ての構成要素に入力される。

【0103】パリティ検査多項式 $h(x)$ は4つ($J=4$)の非ゼロ係数を有しており、また、符号長は7($n=7$)であるため、初期化を行っているときには、 π RAM52と λ RAM54とは、それぞれ π RAM制御器51と λ RAM制御器53によって、4行7列のアレイに組織化される。

【0104】スケーラ30は、ノイズを含む受信値 $r_0 \dots r_6$ のそれぞれに、定数 $4/N_0 (=2/\sigma^2)$ を掛け、対数ゆ度比 $LLR(0) - LLR(6)$ ($LLR(i)$ 、ここで $i=0, \dots, 6$ である)を得る。対数ゆ度比 $LLR(0) - LLR(6)$ は、 LLR バッファ35内に格納される。

【0105】次に、 π RAM制御器51内の全てのメトリック $\pi x(i, j)$ が、 $LLR(i)$ へと初期化される。例えば、 $i=0$ のとき、4つのメトリック $\pi x(0, j: j=0 \sim 3)$ は $LLR(0)$ に初期化される。 λ RAM制御器53内の全てのメトリック $\lambda z(i, j)$ (ここで $i=0 \sim 7, j=0 \sim 3$)は、0へと初期化される。

【0106】初期化の後、図15(a)の一番上に示されているように、 π RAM制御器51のX-t-o-Zアドレス発生器51aが、パリティ検査多項式 $h(x) = 1 + x + x^2 + x^4$ に対応する π RAM52中のアドレスを発生する。 π RAM制御器51は、これらのアドレスに従い、 π RAM52中に、メトリック $\pi x(0,$

$j) - \pi x(6, j)$ (すなわち、 $LLR(0) - LLR(6)$)を分配する。即ち、 π RAM52の第1列($i=0$)は、パリティ検査多項式 $h(x) = 1 + x + x^2 + x^4$ に対応しており、このため、等式(3)の拡張パリティ検査行列Hの第1行に対応している。非ゼロ係数は、等式(3)の拡張パリティ検査行列Hの第1行中の、 $i=0, 1, 2, 4$ の位置にある。従って、 π RAM制御器51は、0~3の値を採るインデックスIに関連付けながら、 π RAM52の第1列に、メトリック $\pi x(0, 0), \pi x(1, 0), \pi x(2, 0), \pi x(4, 0)$ を、この順番で格納する。

【0107】次に、図15(a)の第2番目に示されるように、X-t-o-Zアドレス発生器51aは、パリティ検査多項式 $xh(x)$ に対応する π RAM52へのアドレスを発生する。 π RAM52の第2列($i=1$)は、パリティ検査多項式 $xh(x)$ に対応しており、等式(3)の拡張パリティ検査行列Hの第2行によって表されるからである。非ゼロ係数は、等式(3)の拡張パリティ検査行列Hの第2行中には、 $i=1, 2, 3$ 及び5の位置にある。即ち、非ゼロ係数の位置は、第1行目の位置に対して巡回的にシフトされている。従って、 π RAM制御器51は、0~3の値を採るインデックスIに関連付けながら、 π RAM52の第2列目に、メトリック $\pi x(1, 1), \pi x(2, 1), \pi x(3, 0), \pi x(5, 0)$ をこの順で格納する。

【0108】X-t-o-Zアドレス発生器51aが、図15(a)に示されるように、パリティ検査多項式 $h(x)$ における巡回シフトによりアドレスを発生している間に、 π RAM制御器51は、上述の第1、2列に対して行った方法と同一の方法によって、 π RAM52の第3列から第6列($i=2 \sim 6$)に対してメトリック $\pi x(i, j)$ を分配する。図15(a)に示されるX-t-o-Zアドレス発生器51aの動作は、 $Px(i, j)$ の値の変化に対応している。この結果、図16に示されるように、 π RAMの4行7列のアレイ中にメトリック $\pi x(i, j)$ が格納される。その後、 π RAM52中のメトリック $\pi x(i, j)$ は、メトリック $\pi z(i, j)$ としてZプロセッサ60に送られる。一例として、図16中の π RAM54の第1列(即ち、 $i=0$)を用いると、メトリック $\pi x(0, 0), \pi x(1, 0), \pi x(2, 0), \pi x(4, 0)$ が、メトリック $\pi z(0, 0), \pi z(0, 1), \pi z(0, 2), \pi z(0, 3)$ としてXプロセッサ40へ送られる。

【0109】次に、Zプロセッサ60は、 π RAM52の*i*番目の列で、且つ*j*番目の行にある値(i, j)を $\pi z(i, j: \text{ここで、} i=0 \sim 6, j=0 \sim 3)$ として用い、等式(4)を用いて $\lambda z(i, j)$ を演算する。例えば、Zプロセッサ60は、 π RAM52の第1列*i*=0中の4つの値を $\pi z(0, j: \text{ここで} j=0 \sim$

3)として用いて、 $\lambda z(0, 0)$ 、 $\lambda z(0, 1)$ 、 $\lambda z(0, 2)$ 、 $\lambda z(0, 3)$ を計算する。

【0110】図15(b)の一番上に示されているように、 λ RAM制御器53のZ-to-Xアドレス発生器53aは、パリティ検査多項式 $x^7h(x^{-1})$ に対応する λ RAM54内のアドレスを発生する。 λ RAM制御器53は、これらのアドレスに従い λ RAM54中に λz メトリック (i, j) (ここで、 $i=0\sim 6$ 、 $j=0\sim 3$)を格納する。即ち、 λ RAM54の第1列($i=0$)は、パリティ検査多項式 $x^7h(x^{-1})$ に対応しており、従って、等式(3)の拡張パリティ検査行列H₁の第1列に対応している。非ゼロ係数は、等式

(3)の拡張パリティ検査行列H₁の第1列中の、 $i=0, 3, 5$ 及び6の位置にある。従って、 λ RAM制御器53は、 $0\sim 3$ の値を採るインデックスIに関連付けながら、 λ RAM54中の第1列目に、メトリック $\lambda x(0, 0)$ 、 $\lambda x(3, 0)$ 、 $\lambda x(5, 0)$ 、 $\lambda x(6, 0)$ をこの順で格納する。

【0111】次に、図15(b)の第2番目に示されるように、X-to-Zアドレス発生器53aは、パリティ検査多項式 $x^8h(x^{-1})$ に対応する λ RAM54へのアドレスを発生する。 λ RAM54の第2列($i=1$)は、パリティ検査多項式 $x^8h(x^{-1})$ に対応しており、等式(3)の拡張パリティ検査行列H₂の第2列によって表されるからである。非ゼロ係数は、等式

(3)の拡張パリティ検査行列H₂の第2列中の、 $i=0, 1, 4$ 及び6の位置にある。即ち、非ゼロ係数の位置は、等式(3)の拡張パリティ検査行列H₂の第1列目の位置から巡回的にシフトしている。従って、 λ RAM制御器53は、 $0\sim 3$ の値を採るインデックスIに関連付けながら、 λ RAM54の第2列目にメトリック $\lambda x(0, 1)$ 、 $\lambda x(1, 0)$ 、 $\lambda x(4, 0)$ 、 $\lambda x(6, 1)$ をこの順で各々格納する。

【0112】Z-to-Xアドレス発生器53aが、図15(b)に示されるように、パリティ検査多項式 $x^7h(x^{-1})$ における巡回シフトによりアドレスを発生している間に、 λ RAM制御器53は、上述の第1、2列に対して行った方法と同一の方法によって、 λ RAM54の残りの第3列から第6列($i=2\sim 6$)に対してメトリック $\lambda z(i, j)$ を分配する。図15(b)に示されるZ-to-Xアドレス発生器53aの動作は、 $Pz(i, j)$ の値の変化に対応している。この結果、図17に示されるように、 λ RAM54の4行7列のアレイにメトリック $\lambda z(i, j)$ が格納される。その後、 λ RAM54中のメトリック $\lambda z(i, j)$ は、メトリック $\lambda x(i, j)$ としてXプロセッサ40に送られる。一例として、図17中の λ RAM54の第1列

(即ち、 $i=0$)を用いると、メトリック $\lambda z(0, 0)$ 、 $\lambda z(3, 0)$ 、 $\lambda z(5, 0)$ 、 $\lambda z(6, 0)$ は、メトリック $\lambda x(0, 0)$ 、 $\lambda x(0, 1)$ 、

$\lambda x(0, 2)$ 、 $\lambda x(0, 3)$ としてXプロセッサ40へ送られる。

【0113】復号器10は、以下の方法に従い、反復の過程において第2のステップ、及び更に続く反復のステップを行う。Xプロセッサ40は、 λ RAM54中の i 列、 j 行の値を、メトリック $\lambda x(i, j)$ (ここで $i=0\sim 6$ 、 $j=0\sim 3$)として用い、等式(6)を用いて事後値(a-posteriori values) $q(i)$ を演算し、又、等式(7)を用いてメトリック $\pi x(i, j)$ を演算する。例えば、Xプロセッサ40は、 λ RAM54中の第1列 $n=0$ の4つの値を、 $\lambda x(0, j)$ (ここで、 $j=0\sim 3$)として用いて、事後値(a-posteriori values) $q(0)$ を計算し、メトリック $\pi x(0, j)$ を計算する。X-to-Z伝搬ユニット50A、Zプロセッサ60、Z-to-X伝搬ユニット50Bは、全て、上述した第1の反復のステップと同一の処理を行う。

【0114】反復が固定の反復回数 N_{11} 、 \dots 、回行われた後、Xプロセッサ40は、等式(8)に基づき、推定符号ビット c_i ($i=0\sim 6$ とする)を決定し、これらを出力のためにバッファ45に格納する。Xプロセッサ40は、軟出力値(soft output values) $q(i)$ をも、出力のためにバッファ45中に格納する。軟出力値は、復号化されたビットの信頼性を表す。即ち、 $q(i)$ の絶対値が大きくなればなるほど、ビットの信頼性は高くなる。 $q(i)$ の値は、復号器の図示せぬ復号器へのフィードバック情報内で用いられる。

【0115】図18には、第2の実施例によるパラレル復号器100が示されている。復号器100は、 n 個のXプロセッサ400₁、 \dots 、400_nと、 n 個のZプロセッサ600₁、 \dots 、600_nと、アドレス計算ユニット(ACU)500とを有しており、これらは全てバス503と π バス504とに接続されている。レジスタ505₁、 \dots 、505_nが設けられており、それぞれが、Xプロセッサ400₁、 \dots 、400_nの各々と接続されている。レジスタ505₁、 \dots 、505_nは、シリアル復号器10の λ RAM54の複数の異なる列に対応している。同様に、レジスタ506₁、 \dots 、506_nが設けられており、それぞれが、Zプロセッサ600₁、 \dots 、600_nの各々と接続されている。レジスタ506₁、 \dots 、506_nは、シリアル復号器10の π RAM52の複数の異なる列に対応している。ACU500はX-to-Zアドレス発生器501とZ-to-Xアドレス発生器502とを有しており、これらの機能は、基本的には、それぞれ、第1の実施例によるX-to-Zアドレス発生器51aと、第1の実施例によるZ-to-Xアドレス発生器53aと同一である。Xプロセッサ、Zプロセッサの各々が、入力されたパリティ検査多項式の N 回巡回シフトによって作られる拡張パリティ検査行列H₁に関連付けられたターナングラフ中の複数の点の

1つに対応していること、及び、ACU500によって決定された点間で接続がなされることが、容易に理解できる。

【0116】シリアル復号器10は、パラレル復号器100よりも簡単なハードウェア構成とすることができる

実施例	1反復当たりのサイクル数	プロセッサ数	メモリ素子数
第1実施例 (シリアル)	2n	2	$(2n \times J + 2n) \times N_0$
第2実施例 (パラレル)	2	2n	$(2n \times J + 2n) \times N_0$

【0118】表1において、 N_0 は、メトリックに用いられる量子化ビットの数を表している。必要なメモリ素子の数を決定する際には、復号器中の全てのメトリック、即ち、通信路からの事前LLR (a-priori LLR)、事後LLR $q(i)$ 、及び π 、 λ メトリックが、全て同一のビット数で表されていると仮定する。

【0119】次に、本実施の形態の変形例について説明する。本変形例では、入来した通信路シンボルの事後対数尤度比 $q(i)$ に基づき予備的な硬判定がなされる。硬判定の値は、復号の過程を通して固定されたままとなる。このため、復号器のエラー量の重大な増加を起こさせることなく、複雑な処理を減じて、復号器の短時間当たりの情報処理量を増加させることができる。

【0120】ここで、AWGN通信路における2元送信を仮定する。このとき、受信されたシンボルは $r_i = \text{sgn}(r_i) |r_i|$ で与えられる。シンボル r_i の信頼性は、その大きさ

$$\text{rel}_i = |r_i|$$

で定義することができる。本変形例によれば、信頼性が所定のしきい値 T を超える、即ち、 $\text{rel}_i > T$ である受信シンボルは、信頼性が高いと判断され、そのシンボルに関連付けられた符号点が、高信頼性位置 (highly reliable position) (HRP) として選択される。硬判定は、高信頼性があると判断された受信シンボルに対して行われる。シンボル r_i の硬判定は

$$\hat{c}_i = \text{sgn}(r_i)$$

で定義される。

【0121】高信頼性位置 (符号点) の集合が選択され、対応する受信シンボルがそれらの硬判定 (HD) 値に固定されると、メトリック $\pi_{\lambda \times}(i, j)$ ($0 \leq j \leq j-1$) の最大絶対値 $|\pi_{\lambda \times}|$ が、推定符号ビット

$$\hat{c}_i = \text{sgn}(\text{LLR}(i))$$

としての受信通信路値の符号と共に、符号点構成 (即ち、Xプロセッサ6) から出力される。換言すれば、高信頼性位置の符号点に関連付けられた構成は、復号処理では用いられない。この結果、入力値の内の幾つかが高信頼性であると推定できるため、検査点構成 (即ち、Zプロセッサ6) は、 $F(|\cdot|)$ の値を足し合わせて総数

が、パラレル復号器100の方がシリアル復号器10よりも速い。表1には、これらの2つの実施例による構成のパラメータの幾つかが、まとめられている。

【0117】

【表1】

Sを計算するとき、より少ない加算演算を行うだけで済む。これは、 $F(x)$ の定義から、 $F(|\pi_{\lambda \times}|) = 0$ が得られるからである。実用化にあたっては、量子化された関数を用い、値 $F_0(|\pi_{\lambda \times}|) = 0$ をHRPに対して固定して反復過程全体を通して用いる。

【0122】検査点構成 (即ち、Zプロセッサ6) は、符号点構成 (即ち、Xプロセッサ4) に対する入力用として、高信頼性位置に関連付けられたメトリックを計算する必要がないため、メッセージの伝達及びメトリックの計算を行うにあたり、より少ない計算を行えばよいことになる。メッセージの伝達については、高信頼性位置に関する符号点構成用のメトリック λ_x が固定されているため、メトリック λ_x を対応する検査点構成から伝達する必要がない。メトリックの演算については、符号点構成における高信頼性位置の高信頼性の故に、検査点構成における λ メトリックの演算にこれらの π メトリックを含ませないで済む。等式(4)、(5)の λ メトリックの計算においては、代わりに、高信頼性位置に対しては $F_0(X)$ の最小値が常に用いられる。

【0123】結果として、高信頼性位置についてのメッセージ伝達やメトリック演算に関する動作を大幅に減らすことができる。このことは、通信路の状況が良好であるとき、即ち、ノイズ出力レベル N_0 が低いときには、特に顕著である。メッセージの伝達においては、符号点構成用のXからZへの伝搬については同一のままである。しかしながら、前述のように、高信頼性位置においては、検査点構成から符号点構成へのZからXへの伝搬が必要ではなくなる。これらの値は、予め決定されているからである。このステップは、 $i=0, 1, \dots, n-1$ について、 $j \in \{0, 1, \dots, j-1\}$ 及び

$$P_z(i, j) \notin L$$

に対して、 λ メトリックが符号点メモリー中に次のように格納されるように、変更される。

$$[\lambda_x(P_z(i, j)), I_x(P_z(i, j))] = [\lambda_x(i, j), I_x(P_z(i, j))] = I_x(P_z(i, j)) + 1$$

【0125】ここで、Lは高信頼性位置のインデックスの集合である。

20

30

40

50

【0126】図17の例を用いると、 $n=0$ が高信頼性位置として特定されるときには、Xプロセッサ40へは、メトリック $\lambda_z(0, 0)$ 、 $\lambda_z(3, 0)$ 、 $\lambda_z(5, 0)$ 、及び、 $\lambda_z(6, 0)$ がメトリック $\lambda_x(0, 0)$ 、 $\lambda_x(0, 1)$ 、 $\lambda_x(0, 2)$ 、及び、 $\lambda_x(0, 3)$ として送られることはない。

【0127】図19は、高信頼性位置を示すための複数の異なるしきい値Tが、4回反復を行う2元BCH(15, 7, 5)符号の反復型復号のエラーパフォーマンスにどのように影響を及ぼすかを示している。比較例として、公知のバーレカンブ・マッシー(bm)アルゴリズムを用いた硬判定復号によるビットエラーレートと、ユニオンバウンド(union bound)(UB)とがそれぞれ示されている。しきい値 $T=1.0$ は、高信頼性位置を用いない反復型復号のパフォーマンスよりたった0.17dBしか離れていない 10^{-4} というビットエラーレートを獲得しており、優れたパフォーマンスを得ていることが分かる。換言すれば、平均50%の位置において高い信頼性位置を設定することができ、それでもなお優れたパフォーマンスを達成している。更に、しきい値Tが $T=1.5$ の場合には、高信頼性と考えられるシンボルがあたかも無い場合と実用上同等のパフォーマンスが得られており、ノイズ電力スペクトル密度(noise power spectral density) N_0 によっては、30%の位置までが高信頼性位置となる。

【0128】図20は、異なるしきい値Tが、2元BCH(15, 7, 5)符号についての受信語内で高信頼性位置と判断される位置の平均パーセント値に、どのように影響するかを示している。

【0129】位置が高信頼性であるか否かをを判断するのにしきい値を用いる代わりに、予め定められた N_{thr} 個の最も高い信頼性のある受信シンボル値を、高信頼性であると判断することもできる。しかしながら、この場合には、 N_{thr} の最適値を決定するために、個々の符号毎に「細かいチューニング」が必要となる。実施化のためには、しきい値法の方が好ましい。HRP値を固定するためには、受信通信路の信頼値を順番に並べることが必要となり、反復型復号器の構成を複雑にしてしまうからである。

【0130】本発明について、具体的な実施の形態を参照しながら詳細にわたり説明してきたが、本発明は、特許請求の範囲に記載した本発明の範囲で種々の変形や改良が可能である。

【0131】例えば、パリティ検査多項式を復号器に入力することに代えて、行列Hの構造を直接復号器に入力するようにしてもよい。しかしながら、この場合には、 $n \times J$ の整数、又は、 $n \times J \times \log_2 n$ ビットが必要となる。

【0132】又、本実施の形態では、パリティ検査多項式 $h(x)$ 、コード長、パリティ検査多項式の係数の位

置、パリティ検査多項式のハミング重み、といった復号パラメータは、ヘッダー中に格納された状態で符号器を有する送信器から送信される。しかしながら、復号パラメータは、第2の通信路を介してサイド情報(side information)として送信されてもよい。若しくは、復号器を有する受信機のプロセッサが、復号ビットエラーの数が所定のしきい値より小さくなるまで、可能な限り全ての復号パラメータについて試してみるのでもよい。

【0133】本実施の形態では、本発明を2元巡回符号の復号のための復号器に適用している。しかしながら、本発明を非2元巡回符号の復号のための復号器に適用することもできる。メモリの容量がより多く必要となるが、非2元符号の反復型復号器も、その実施化は相対的には簡単である。

【図面の簡単な説明】

【図1】本発明の実施の形態による復号器の機能的構成を示すブロック図。

【図2】2元巡回(7, 4)符号のターナーグラフ(Tanner graph)を示す図。

【図3】(a)は拡張パリティ検査行列H。に関連するターナーグラフ中の一般的な検査点とその親符号点との間の接続を示す概略図、(b)は拡張パリティ検査行列H。に関連するターナーグラフ中の一般的な符号点とその子検査点との間の接続を示す概略図。

【図4】2元巡回(7, 4)ハミングコードの拡張パリティ検査行列H。に関連したターナーグラフを示す図。

【図5】関数 $F(x)$ を z の量子化バージョン $F_Q(x)$ と比較するグラフ。

【図6】図1に示される復号器のXプロセッサの構成を示すブロック図。

【図7】本発明に従い反復を4回を行なうことにより復号を行って得られた、(7, 4)ハミングコードの反復型復号のシュミレーション結果を示すグラフ。

【図8】本発明に従い2元BCH(15, 11)符号を復号したシュミレーション結果を示すグラフ。

【図9】本発明に従い2元BCH(15, 7, 5)符号を復号したシュミレーション結果を示すグラフ。

【図10】本発明に従い2元BCH(15, 5, 7)符号を復号したシュミレーション結果を示すグラフ。

【図11】本発明に従い2元BCH(273, 191)差集合(DS)コードを復号したシュミレーション結果を示すグラフ。

【図12】本実施の形態の第1の実施例によるシリアル復号器を示すブロック図。

【図13】図12に示されるシリアル復号器のXプロセッサを示すブロック図。

【図14】図12に示されるシリアル復号器のZプロセッサを示すブロック図。

【図15】(a)は、図12に示されるシリアル復号器のX-to-Z伝搬ユニットのX-to-Zアドレス発

生器におけるアドレスの発生を示す概略図、(b)は、図12に示されるシリアル復号器のZ-to-X伝搬ユニットの、Z-to-Xアドレス発生器におけるアドレスの発生を示す概略図。

【図16】図12に示されたX-to-Z伝搬ユニットの π RAMにメトリック $\pi_x(i, j)$ が記憶された状態を示す概略図。

【図17】図12に示されたZ-to-X伝搬ユニットの λ RAMにメトリック $\lambda_z(i, j)$ が記憶された状態を示す概略図。

【図18】本実施の形態の第2の実施例によるパラレル復号器を示すブロック図。

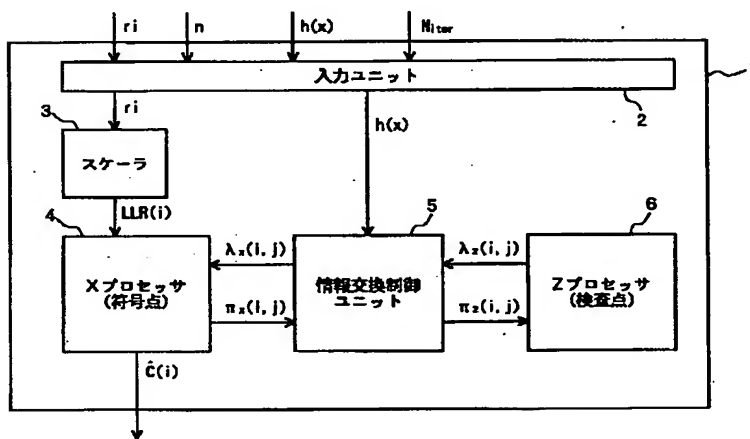
【図19】高信頼性位置を示すための複数の異なるしきい値がエラーパフォーマンスにどのように影響を与えるかを示すグラフ。

【図20】複数の異なるしきい値が、高信頼性位置であると判断される位置の平均パーセント値にどのように影響を与えるかを示すグラフ。

【符号の説明】

- 1 復号器
- 2 入力ユニット
- 3 スケーラ
- 4 Xプロセッサ
- 5 情報交換制御ユニット
- 6 Zプロセッサ
- 10 事後値 $q(i)$ 計算器

【図1】



【図16】

π RAM						
$i = 0$	1	2	3	4	5	6
(0,0)	(1,1)	(2,2)	(0,1)	(1,2)	(0,2)	(0,3)
(1,0)	(2,1)	(3,1)	(3,2)	(4,3)	(2,3)	(1,3)
(2,0)	(3,0)	(4,1)	(4,2)	(5,2)	(5,3)	(3,3)
(4,0)	(5,0)	(6,0)	(5,1)	(6,1)	(6,2)	(6,3)

11 $\pi_x(i, j)$ メトリック計算器

12 推定符号ビット \hat{a}_i 決定器

30 スケーラ

35 LLRバッファ35

40 Xプロセッサ

45 バッファ

50A X-to-Z伝搬ユニット

50B Z-to-X伝搬ユニット

10 51 π RAM制御器

51a X-to-Zアドレス発生器

52 π RAM

53 λ RAM制御器

53a Z-to-Xアドレス発生器

54 λ RAM

60 Zプロセッサ

100 パラレル復号器

400 Xプロセッサ

500 アドレス計算ユニット (ACU)

20 501 X-to-Zアドレス発生器

502 Z-to-Xアドレス発生器

503 λ バス

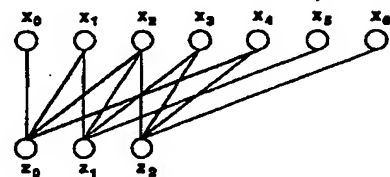
504 π バス

505 レジスタ

506 レジスタ

600 Zプロセッサ

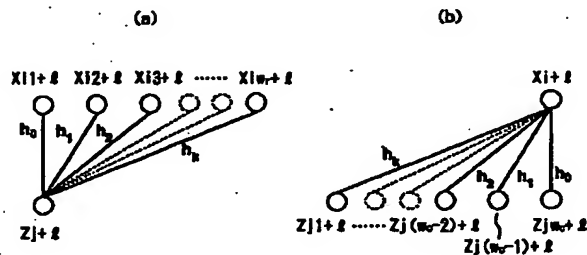
【図2】



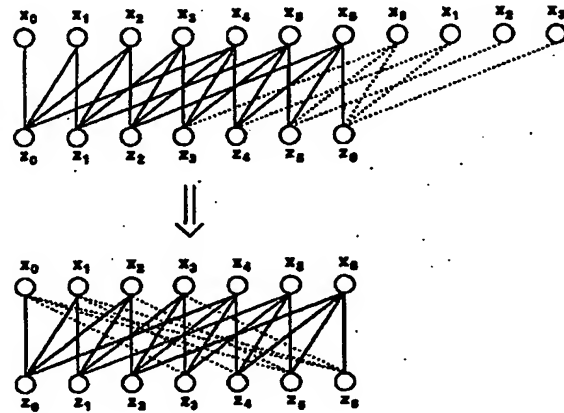
【図17】

λ RAM						
$i = 0$	1	2	3	4	5	6
(0,0)	(0,1)	(0,2)	(1,2)	(0,3)	(1,3)	(2,3)
(3,0)	(1,0)	(1,1)	(2,1)	(2,2)	(3,3)	(4,3)
(5,0)	(4,0)	(2,0)	(3,1)	(3,2)	(4,2)	(5,3)
(6,0)	(6,1)	(5,1)	(6,2)	(4,1)	(5,2)	(6,3)

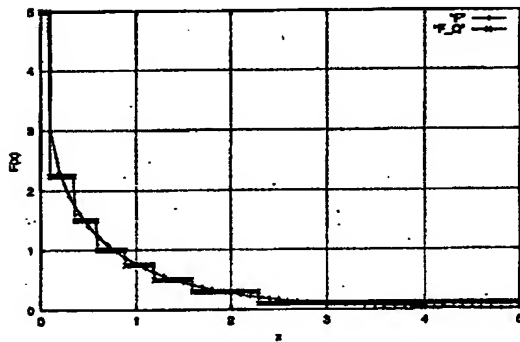
【図 3】



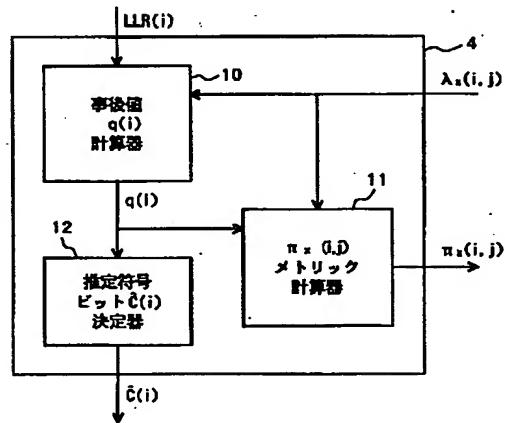
【図 4】



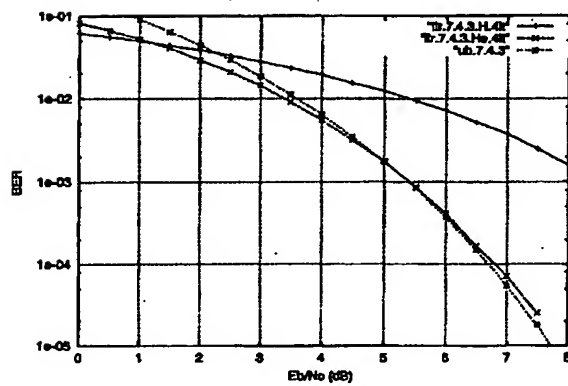
【図 5】



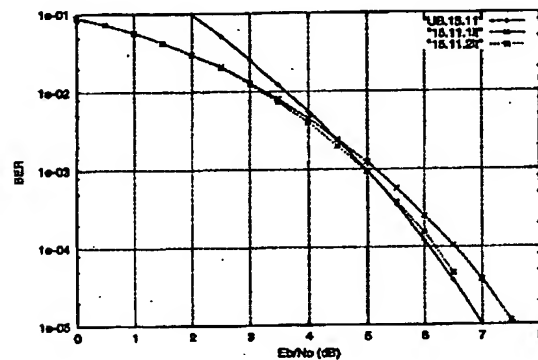
【図 6】



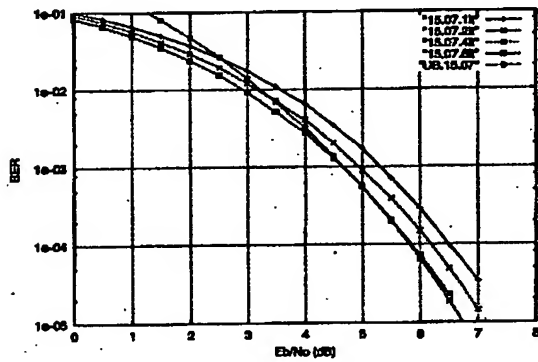
【図 7】



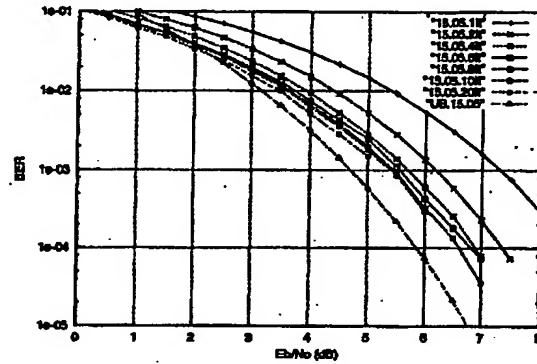
【図 8】



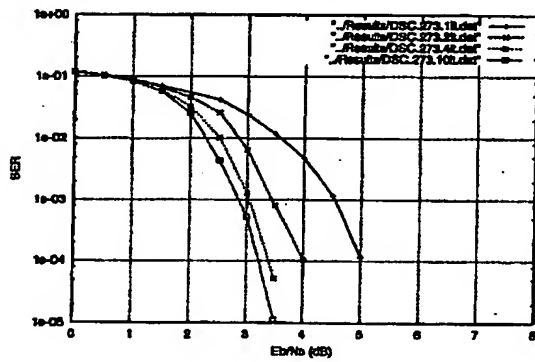
【図9】



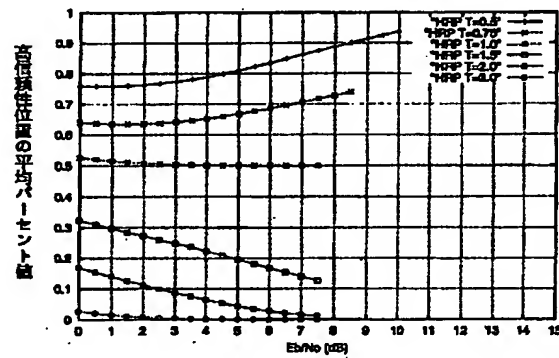
【図10】



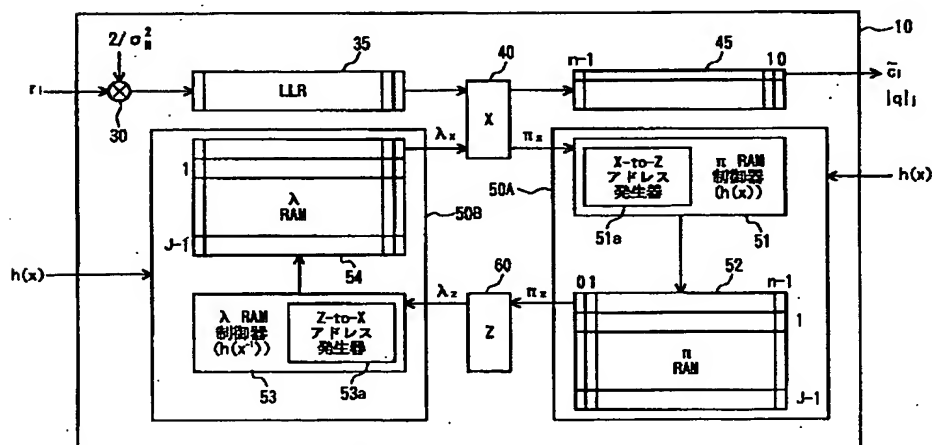
【図11】



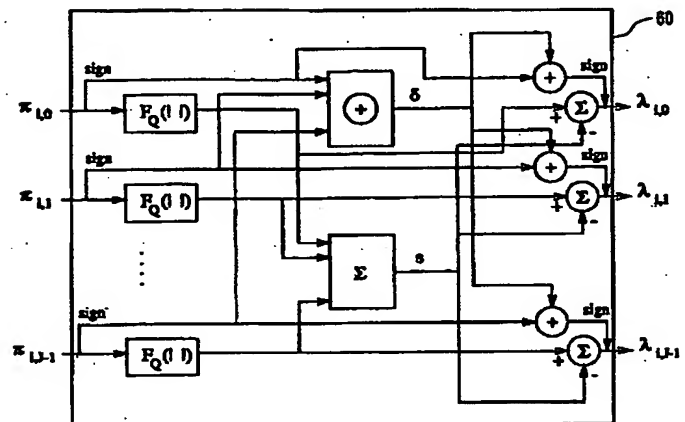
【図20】



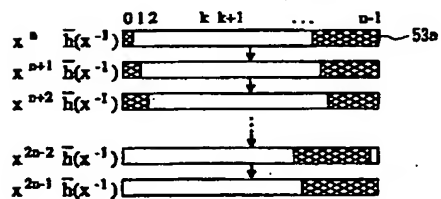
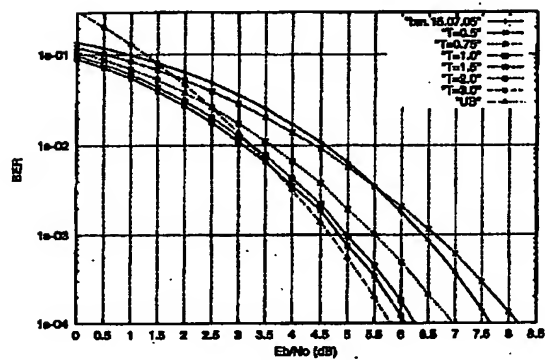
【図12】



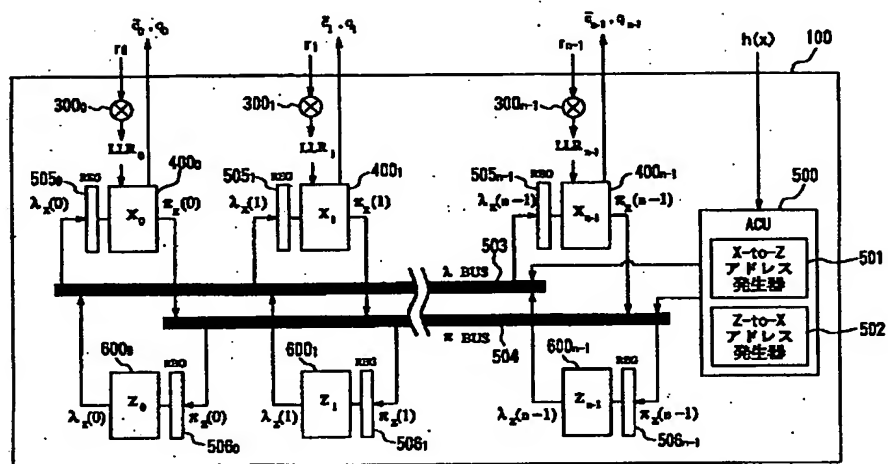
【图 14】



【図 19】



【図 18】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.